

501.42786X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): CHENG, et al.
Serial No.: Not assigned
Filed: July 17, 2003
Title: INSPECTION METHOD AND APPARATUS FOR CIRCUIT
PATTERN
Group: Not assigned

LETTER CLAIMING RIGHT OF PRIORITY

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

July 17, 2003

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby
claim(s) the right of priority based on Japanese Application No.(s) 2003-013127 filed
January 22, 2003.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP



Melvin Kraus
Registration No. 22,466

MK/amr
Attachment
(703) 312-6600

日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2003年 1月22日

出 願 番 号

Application Number:

特願2003-013127

[ST.10/C]:

[JP2003-013127]

出 願 人

Applicant(s):

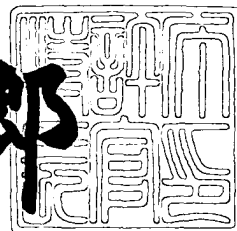
株式会社日立製作所

株式会社日立ハイテクノロジーズ

2003年 4月25日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3030735

【書類名】 特許願

【整理番号】 NT02P0820

【提出日】 平成15年 1月22日

【あて先】 特許庁長官 殿

【国際特許分類】 H01J 37/00

【発明者】

 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内

 【氏名】 程 朝暉

【発明者】

 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内

 【氏名】 野副 真理

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社日立製作所

【特許出願人】

 【識別番号】 501387839

 【氏名又は名称】 株式会社日立ハイテクノロジーズ

【代理人】

 【識別番号】 100068504

 【弁理士】

 【氏名又は名称】 小川 勝男

 【電話番号】 03-3661-0071

【選任した代理人】

 【識別番号】 100086656

 【弁理士】

 【氏名又は名称】 田中 恭助

 【電話番号】 03-3661-0071

【手数料の表示】

【予納台帳番号】 081423

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 パターン検査方法及びパターン検査装置

【特許請求の範囲】

【請求項 1】

多孔質型の低誘電率材料、又は構造的もしくは組成的にそれと類似な材料を含むパターンを有する基板を一次電子線で走査する工程と、前記一次電子線の照射により前記基板から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された前記信号を画像化し表示して、前記基板を検査する工程とを有し、かつ、前記パターンの前記一次電子線による収縮を含むダメージを、前記パターンに照射する前記一次電子線の照射エネルギー及び照射密度を制御することにより抑制するようにしたことを特徴とするパターン検査方法。

【請求項 2】

前記基板は、少なくとも前記一次電子線が照射される領域に、多孔質を有するシロキ酸系低誘電率材料、又は構造的にもしくは組成的にそれと類似な材料を含むパターンを有することを特徴とする請求項 1 記載のパターン検査方法。

【請求項 3】

前記一次電子線の照射による前記パターンのダメージのうち収縮量を 2.4 nm 以下に抑制するため、前記一次電子線の照射エネルギーを 300 eV 以下に設定するようにしたことを特徴とする請求項 2 記載のパターン検査方法。

【請求項 4】

前記パターンに照射する前記一次電子線の照射密度を、前記照射エネルギー及び前記低誘電率材料の種類に応じて、制限するよう構成したことを特徴とする請求項 1 記載のパターン検査方法。

【請求項 5】

前記パターンに照射する前記一次電子線の照射エネルギー、プローブ電流、照射密度及び前記パターン上の照射位置を含む照射履歴を前記基板毎に記憶する工程を有することを特徴とする請求項 1 記載のパターン検査方法。

【請求項 6】

前記基板に含まれる材料毎に、前記一次電子線の照射エネルギー、プローブ電

流、及び照射密度を含むパラメータと前記基板上のパターンの寸法変動との相関性を予め求めておき、前記相関性を用いて前記パラメータの少なくとも一項目の条件を決定する工程を有することを特徴とする請求項 1 記載のパターン検査方法。

【請求項 7】

前記パターンに照射する前記一次電子線の照射密度の制御は、前記一次電子線を照射する前記パターンの照射箇所の単位面積あたりの照射量の最大値を予め算出しておき、検査する際、前記一次電子線の前記パターンの同一照射箇所への照射密度を前記最大値以下に制限することにより行うことを特徴とする請求項 1 記載のパターン検査方法。

【請求項 8】

多孔質型の低誘電率材料、又は構造的もしくは組成的にそれと類似な材料を含むパターンを有する基板を一次電子線で走査する工程と、前記一次電子線の照射により前記基板から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された前記信号を画像化し表示して、前記基板を検査する工程とを有し、前記一次電子線の照射による前記材料の収縮量を 2.4 nm 以下に抑制するため、前記一次電子線の照射エネルギーを 300 eV 以下に設定するよう構成したことを特徴とするパターン検査方法。

【請求項 9】

前記基板は、少なくとも前記一次電子線が照射される領域に、多孔質を有するシロキ酸系低誘電率材料、又は構造的もしくは組成的にそれと類似な材料を含むパターンを有することを特徴とする請求項 7 記載のパターン検査方法。

【請求項 10】

多孔質を有するシロキ酸系低誘電率材料、又は構造的もしくは組成的にそれと類似な材料を含むパターンを有する基板を一次電子線で走査する工程と、前記一次電子線の照射により前記基板から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された前記信号を画像化し表示して、前記基板を検査する工程とを有し、前記一次電子線の照射による前記パターンの収縮量を 2.4 nm 以下に抑制するため、前記一次電子線の照射エネルギーを 300 e

V以下に設定するか、又は、前記一次電子線の照射エネルギーを略800 e V以上の場合には、前記一次電子線の照射密度を 1.4 C/m^2 以下に設定するようにしたことを特徴とするパターン検査方法。

【請求項 1 1】

基板を一次電子線で走査する手段と、前記一次電子線の照射により前記基板から発生した二次電子もしくは反射電子又はその両者の信号を検出する手段と、検出された前記信号を画像化し表示して、前記基板を検査する手段とを有し、かつ、少なくとも前記一次電子線が照射される領域に、多孔質を有するシロキ酸系低誘電率材料、又は構造的もしくは組成的にそれと類似な材料を含むパターンを有する前記基板に対して、前記パターンの前記一次電子線による収縮を含むダメージを抑制するため、前記パターンに照射する前記一次電子線の照射エネルギー及び照射密度を制御する手段を設けてなることを特徴とするパターン検査装置。

【請求項 1 2】

前記制御手段を、前記一次電子線の照射による前記パターンの収縮量を 2.4 nm 以下に抑制するため、前記一次電子線の照射エネルギーを300 e V以下に設定するよう構成したことを特徴とする請求項 1 1 記載のパターン検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置や液晶等の基板に形成された微細な回路パターン等を、電子線により検査するパターン検査技術に関する。

【0002】

【従来の技術】

ウェハ（基板）上の微小パターンの欠陥検査を一例として説明する。

【0003】

半導体装置は、主にホトマスクに形成されたパターンをリソグラフィ処理およびエッチング処理によってウェハ上に転写する工程を繰り返すことにより製造される。半導体製造装置においては、エッチング処理など各種加工処理の良否、異物発生等は、半導体装置の歩留りに大きく影響を及ぼす為、異常や不良発生をな

るべく早期に検知するために製造過程のウェハ上のパターンを検査する方法が、従来から実施されている。

【0004】

ウェハ上のパターンに存在する欠陥を検査する方法としては、大きく分けて光学式及び電子線式がある。近年、パターンの微細化や複雑化、形状の複雑化、材料の多様化に伴い、光学画像による欠陥検出が困難になってきたため、光学画像よりも分解能の高い電子線画像を用いてウェハ上のパターンを比較検査する方法が提案されてきた。

【0005】

電子線を用いた比較検査装置として、電子線を被検査基板に照射して電子線画像を取得し、欠陥を検出する同時に欠陥の画像を保存し、各種解析を行い、自動的に欠陥の種類を判別できる方法が提案されている（例えば、特許文献1参照）。

【0006】

次に、ウェハ上微小パターンの寸法計測を一例として説明する。

【0007】

半導体装置のパターンが微細化すると共に、ウェハ上の回路パターンに対する寸法、形状の管理が益々厳しくなる。設計値から僅かの偏差で、半導体装置の性能に大きな影響を与えてしまう。

【0008】

ウェハ上の回路パターンの計測方法としては、光学式及び電子線式がある。その中、ホールや二次元画像での計測は、主に電子線式が用いられている。例えば、電子線を用いて第1の加速電圧で目的の観察の前に観察に望ましい表面帯電を絶縁表面に与えた後、第1の加速電圧とは異なる第2の加速電圧を試料に印加して像観察を行なう方法が提案されている（例えば、特許文献2参照）。

【0009】

【特許文献1】

特開平11-160402号公報

【特許文献2】

特開2000-200579号公報

【0010】

【発明が解決しようとする課題】

上記従来技術で述べたように、電子線を用いた検査・測長技術は、高い面分解能でウェハ上のパターンに対して寸法管理及び欠陥検出などの品質管理が可能になった。

【0011】

しかし、従来装置において、検査時に電子線画像を得るには、通常数10nAのプロブ電流で、必要に応じて数100V～10kVまで加速した電子線を用いるのが一般的で、今まで半導体装置に酸化シリコンなどを層間絶縁膜として使用されてきたため、問題がなかったが、半導体装置パターンの微細化、高速化に伴い、ポーラス型低誘電率材料等を使用することが不可欠となる。

【0012】

先述の特許文献1～2に提案されている従来技術では、ウェハ上の帯電を制御するため、或いは得たい情報に応じて電子線のウェハに対する加速電圧を数100V～10kVまで（検査装置）、又は数10V～2kVまで（測長装置）可変であると記載されているが、レジスト材料やポーラス型低誘電率材料に対して、ダメージを抑制できる検査又は計測技術については考慮されていない。

【0013】

このように従来技術では、電子線照射による被検査材料へのダメージへの配慮が殆どなされていないため、レジストパターンやポーラス型材料を有するウェハ上の回路パターンを検査する際、レジストやポーラス材料へのダメージが発生し、回路パターンの寸法が所望とする設計値から外れてしまう。

【0014】

実際に、既存の検査方法を用いて、レジスト材料やポーラス型低誘電率材料を有するウェハを検査すると、次のようなダメージが生じることが、本発明者らによる実験によって確認されている。

①材料の分解によって収縮が起こり、半導体装置上のパターンの寸法が電子線照射によって変わってしまい、測定の信頼性が低下する。

②電子線の照射によって、材料が分解し、本来に有する他種類材料との密着性など特性が失ってしまう。

【0015】

①や②の現象が起こることで、プロセスの歩留りやデバイスの特性を劣化する恐れを招く。

【0016】

本発明の目的は、電子線画像を取得し、ウェハ上の微細パターンを検査する検査技術において、被測定パターンにレジストやポーラス型低誘電率材料等が含まれている場合、前記材料の種類に応じて収縮を含むダメージを抑制し得るパターン検査技術を提供することにある。

【0017】

【課題を解決するための手段】

本発明の上記目的は、測定に用いる電子線の照射エネルギーを最適化し、照射密度を制限することにより達成できる。

【0018】

本発明者らの検討によると、レジスト又はポーラス型低誘電率材料は、電子線照射に起因する収縮、変質といったダメージが、一次電子線の試料に対する加速電圧及び入射密度に強く依存する。ポーラス型低誘電率材料（例えば、多孔質を有するシロキ酸（Hydrogensilsesquioxane；HSQ）系低誘電率材料）を例にとって、電子線照射による材料の収縮の挙動を調べた結果、ポーラス型材料の収縮量は、電子線の照射エネルギーの上昇に伴い増大し、照射エネルギーに強く依存することと、電子線の照射密度の増加に伴い飽和傾向にあることを見出した。すなわち、本発明は、電子線のウェハへの照射エネルギー及び照射密度が、ポーラス型材料へのダメージを支配する、という新しい知見に基づく。

【0019】

また、異なる電子線プローブ電流において、電子線の照射密度による上記ポーラス型低誘電率材料の収縮量の変化を調べた結果、本発明者らの検討範囲では、プローブ電流を5000倍増大しても、同じ照射密度でほぼ同様な収縮量が得られた。したがって、上記一次電子線の照射エネルギー及び照射密度を管理するこ

とで、電子線のプローブ電流量と関係がなく、照射によるダメージをプロセスの許容範囲以下に抑制することが可能であることを見出した。

【0020】

電子線照射によるポーラス型材料への破壊は、入射電子と被測定物の結合電子との直接的な作用によるか、或いは、電子線照射に伴い、注入されたエネルギーが被測定物の表面領域の温度を上昇させ、熱分解を生じることによるものである。本発明者らは、プローブ電流が一定の範囲では、電子線照射によるダメージは、前者が支配的であることを見出した。

【0021】

一次電子線の照射エネルギーが小さいほど、電子線の被測定物の表面からの侵入深さは浅くなり、電子線照射によるダメージの及ぼす領域は小さくなる。また、入射電子線の破壊の効率は照射エネルギーに依存すると考えられる。

【0022】

したがって、一次電子線の照射エネルギー及び照射密度を低減することで、検査・測長によるレジストやポーラス型低誘電率材料の収縮、変質といったダメージを抑制することができる。電子線の照射密度の制御は、電子線のプローブ電流、走査面積、走査速度及び走査回数を調整することによって実現できる。

【0023】

以下、本発明によるパターン検査方法及び装置を実現する代表的な構成例について、以下に述べる。

【0024】

(1) 本発明のパターン検査方法は、多孔質型の低誘電率材料（例えば、多孔質を有するシロキ酸（HSQ）系低誘電率材料）、又は構造的にもしくは組成的にそれと類似な材料を含むパターンを有する基板を一次電子線で走査する工程と、前記一次電子線の照射により前記基板から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された前記信号を画像化し表示して、前記基板を検査する工程とを有し、かつ、前記パターンの前記一次電子線による収縮を含むダメージを、前記パターンに照射する前記一次電子線の照射エネルギー及び照射密度を制御することにより抑制するようにしたことを特徴とする。

【 0 0 2 5 】

(2) 前記事項(1)に記載のパターン検査方法において、前記一次電子線の照射による前記パターンのダメージのうち収縮量を2.4 nm以下に抑制するため、前記一次電子線の照射エネルギーを300 eV以下に設定するようにしたことを特徴とする。

【 0 0 2 6 】

(3) 前記事項(1)に記載のパターン検査方法において、前記パターンに照射する前記一次電子線の照射密度を、前記照射エネルギー及び前記低誘電率材料の種類に応じて、制限するよう構成したことを特徴とする。

【 0 0 2 7 】

(4) 前記事項(1)に記載のパターン検査方法において、前記パターンに照射する前記一次電子線の照射エネルギー、プローブ電流、照射密度及び前記パターン上の照射位置を含む照射履歴を前記基板毎に記憶する工程を有することを特徴とする。

【 0 0 2 8 】

(5) 前記事項(1)に記載のパターン検査方法において、前記基板に含まれる材料毎に、前記一次電子線の照射エネルギー、プローブ電流、及び照射密度を含むパラメータと前記基板上のパターンの寸法変動との相関性を予め求めておき、前記相関性を用いて前記パラメータの少なくとも一項目の条件を決定する工程を有することを特徴とする。

【 0 0 2 9 】

(6) 前記事項(1)に記載のパターン検査方法において、前記パターンに照射する前記一次電子線の照射密度の制御は、前記一次電子線を照射する前記パターンの照射箇所の単位面積あたりの照射量の最大値を予め算出しておき、検査する際、前記一次電子線の前記パターンの同一照射箇所への照射密度を前記最大値以下に制限することにより行うことを特徴とする。

【 0 0 3 0 】

(7) 本発明のパターン検査方法は、多孔質型の低誘電率材料（例えば、多孔質を有するシロキ酸（HSQ）系低誘電率材料）、又は構造的にもしくは組成的

にそれと類似な材料を含むパターンを有する基板を一次電子線で走査する工程と、前記一次電子線の照射により前記基板から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された前記信号を画像化し表示して、前記基板を検査する工程とを有し、前記一次電子線の照射による前記材料の収縮量を 2.4 nm 以下に抑制するため、前記一次電子線の照射エネルギーを 300 eV 以下に設定するよう構成したことを特徴とする。

【0031】

(8) 本発明のパターン検査方法は、多孔質型の低誘電率材料（例えば、多孔質を有するシロキ酸（HSQ）系低誘電率材料）、又は構造的にもしくは組成的にそれと類似な材料を含むパターンを有する基板を一次電子線で走査する工程と、前記一次電子線の照射により前記基板から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された前記信号を画像化し表示して、前記基板を検査する工程とを有し、前記一次電子線の照射による前記パターンの収縮量を 2.4 nm 以下に抑制するため、前記一次電子線の照射エネルギーを 300 eV 以下に設定するか、又は、前記一次電子線の照射エネルギーを略 800 eV 以上の場合には、前記一次電子線の照射密度を 1.4 C/m^2 以下に設定するようにしたことを特徴とする。

【0032】

(9) 本発明のパターン検査装置は、基板を一次電子線で走査する手段と、前記一次電子線の照射により前記基板から発生した二次電子もしくは反射電子又はその両者の信号を検出する手段と、検出された前記信号を画像化し表示して、前記基板を検査する手段とを有し、かつ、少なくとも前記一次電子線が照射される領域に、多孔質型の低誘電率材料（例えば、多孔質を有するシロキ酸（HSQ）系低誘電率材料）、又は構造的にもしくは組成的にそれと類似な材料を含むパターンを有する前記基板に対して、前記パターンの前記一次電子線による収縮を含むダメージを抑制するため、前記パターンに照射する前記一次電子線の照射エネルギー及び照射密度を制御する手段を設けてなることを特徴とする。また、前記一次電子線の照射による前記パターンの収縮量を 2.4 nm 以下に抑制するため、前記一次電子線の照射エネルギーを 300 eV 以下に設定するよう構成したこ

とを特徴とする。

【 0 0 3 3 】

(10) 本発明は、半導体装置を一次電子線で走査する工程と、前記一次電子線の照射により半導体装置から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された信号を画像化して表示する工程とを含む検査方法であって、一次電子線を用いて半導体装置上の微細回路パターンを検査する前に、前記一次電子線の照射の諸条件（照射エネルギー、プローブ電流の大きさ、検査時観察の倍率を含む）、被検査パターンに含まれる材料の種類及び該材料へのダメージの許容レベルを設定した上で、該材料へのダメージと電子線照射条件との相関性データに基づいて、回路パターン上の同一個所への最大照射密度を制御する検査方法を提供する。

【 0 0 3 4 】

前記ダメージと電子線照射条件の相関性情報は、各半導体装置の製造に使用するレジスト及びポーラス型低誘電率材料において、電子線の照射エネルギー、プローブ電流の大きさ、照射密度によるダメージの変化に関する定量的な情報である。

【 0 0 3 5 】

好ましくは、前記レジスト及び低誘電率材料に関する電子線の照射エネルギー、プローブ電流の大きさ、照射密度とダメージの相関性情報を予め登録する工程と、検査時に登録された前記情報を呼び出し、最適な電子線照射回数を提供する工程を含んでいる。

【 0 0 3 6 】

(11) 本発明は、半導体装置を一次電子線で走査する工程と、前記一次電子線の照射により半導体装置から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された信号を画像化して表示する工程とを含む検査方法であって、多孔質を有するHSQ系低誘電率材料又は構造的にもしくは組成的にそれと類似な材料が前記半導体装置に含まれ、電子照射による前記材料の収縮量を2.4 nm以下に抑制するため、前記一次電子線の照射エネルギーを300 eV以下に設定するか、又は、前記一次電子線の照射エネルギーが800 e

V以上の場合には、前記一次電子線の照射密度の上限が 1.4 C/m^2 以下に設定する工程を含む検査方法を提供する。

【0037】

(12) 本発明は、半導体装置を一次電子線で走査する工程と、前記一次電子線の照射により半導体装置から発生した二次電子もしくは反射電子又はその両者の信号を検出する工程と、検出された信号を画像化して表示する工程とを含む検査方法であって、半導体装置をロードし、半導体装置がロードされると出力される検査の条件を設定する画面を表示し、そこでレジスト又は低誘電率材料の種類、検査に用いた前記一次電子線の照射エネルギー、プローブ電流の大きさ、観察倍率を含むパラメータを入力し、前記パラメータを入力されると出力される回路パターンの同一個所に可能な電子線照射回数を表示し、照射回数が表示されると、実際に検査に採用する電子線照射回数を設定する工程を含んでなることを特徴とする検査方法を提供する。

【0038】

本発明による検査技術は、既存の方法と比べ、次のような利点を有する。

【0039】

(1) ポーラス型材料に対しては、電子線の定格照射エネルギーを $20\sim 500\text{ eV}$ にすることで、被測定物に損傷の問題が 100 nm ノード以下の半導体装置にも無視できる。これによって、ポーラス型材料など電子線照射に不安定な被測定物に対して、既存の電子線測定装置（照射エネルギーが 300 eV 以上）では困難であるダメージレス測定が可能になる。

【0040】

(2) 照射エネルギーが低い場合、被測定物表面からの信号だけを検出され、より深いところから放出した二次電子や反射電子からの影響がなく、より高精度な表面寸法や形状評価ができる。

【0041】

また、本発明により、 300 eV の照射エネルギーで最良の性能（例えば、電子線の径を最小にすること。）が引き出せるよう電子光学系及びその他の設計がなされることで、より高精度な測定や観察を実現できる。

【0042】

通常の電子線式検査（測長を含む）方法では、定格照射エネルギーが500 eV以上であり、測定に典型的な照射密度をポーラス型被測定物に与えると、10 nm程度の収縮が発生してしまう。これに対して、本発明では、照射エネルギーを300 eVにすること、又は電子線の照射密度を制限することで、ポーラス型材料の収縮量を1～2 nmに抑制でき、同材料を使用した100 nmノード以降のデバイスの測定にも十分対応できる。

【0043】

【発明の実施の形態】

以下、本発明の実施例の検査方法及び装置について、図面を参照しながら詳細に説明する。

【0044】

（実施例1）

図1は、典型的なリターディング方式の走査型電子線検査装置の概略図である。本発明の主旨は、電子線照射による被測定物へのダメージを避けるため、或いは抑制するため、レジスト又はポーラス型低誘電率材料の種類に応じて、検査時の一次電子線の照射エネルギー、プローブ電流、観察倍率及び走査速度から電子線照射の積算回数を制御し、検査を行なうことである。

【0045】

被測定物である半導体装置（或いは、半導体基板）に照射されるエネルギーを変化させるには、電子銃から放出される電子の加速電圧を変える一般的な方法でよいのは勿論であるが、本発明では、リターディング方式の電子線測定装置による実施例について説明する。

【0046】

電界放出陰極1と引き出し電極2との間に引き出し電圧3を印加すると、放出電子4が放出される。放出される電子4は、引き出し電極2と接地電圧にある陽極5の間で更に加速（減速の場合もある）される。陽極5を通過した電子線（一次電子線）7の加速電圧は、電子銃加速電圧と一致する。

【0047】

陽極 5 で加速された一次電子線 7 は、コンデンサレンズ 14、走査偏向器 15 で走査偏向を受ける。走査偏向器 15 の偏向強度は、対物レンズ 16 のレンズ中心を支点として試料 12 上を二次元走査するように調整されている。偏向を受けた一次電子線 7 は、対物レンズ 16 の通路に設けられた加速円筒 9 で更に後段加速電圧 21 の加速を受ける。後段加速された一次電子線 7 は、対物レンズ 16 のレンズ作用で試料 12 上に細く絞られる。対物レンズ 16 を通過した一次電子線 7 は、試料 12 に印加されている負のリターディング電圧発生器 13 により対物レンズ 16 と試料 12 間に作られる減速電界で減速され、試料 12 に到達する。

【0048】

かかる構成によれば、対物レンズ 16 を通過する時の一次電子線 7 の加速電圧は（電子銃加速電圧 6）＋（後段加速電圧 21）で、試料 12 に入射する加速電圧〔（電子銃加速電圧 6）－（リターディング電圧 13）〕より高くなっている。この結果、試料に入射する加速電圧の一次電子線そのものを対物レンズ 16 で絞る場合に比較し、より細い電子線（高い空間分解能）が得られる。これは、対物レンズ 16 の色収差が減少することによる。例えば、電子銃加速電圧 6 を 10 kV、後段加速電圧 21 を 8 kV、リターディング電圧を 9.7 kV とすると、一次電子線 7 は対物レンズ 16 内を 18 kV で通過し、試料に入射する照射エネルギーは 300 eV になる。この例での空間分解能は、1 keV の一次電子線そのものを絞った時の分解能 10 nm に比較すると、約 2.5 nm に改善される。

【0049】

レジスト又はポーラス型材料に対するダメージレス検査を実現するには、上述したように 300 eV 以下の照射エネルギーにするか、照射密度を制限する必要がある。300 eV の照射エネルギーで、例えば 3 nm 以下という高い空間分解能を達成するには、前記の設定で実現できる。

【0050】

一次電子線 7 が試料 12 を照射すると、二次信号 11 が発生する。ここで考慮する二次信号 11 は、二次電子と反射電子である。ある対物レンズ 16 と試料 12 間に作られている電界は、発生した二次信号 22 に対しては加速電界として作用するため、対物レンズ 16 の通路内に吸引され、対物レンズ 16 の磁界でレン

ズ作用を受けながら上昇する。対物レンズ 1 6 を通過した二次信号 2 2 は E × B 偏向器 1 1 を通過し、反射板 2 7 に衝突する。この反射板 2 7 は、中央に一次電子線 7 を通過させる開口を持った導電性板である。二次信号 2 2 が衝突する面は、二次電子の発生効率のよい物質、例えば金蒸着面になっている。二次信号 2 2 である二次電子と反射電子は、ほぼ同じ軌道を通して反射電子板 2 7 に衝突する。

【 0 0 5 1 】

反射板 2 7 に衝突した二次電子と反射電子は、ここで、二次電子 2 8 を発生させる。反射板 2 7 で作られた二次電子 2 8 は、二次電子検出器 2 5 に検出され、電気信号に変換し、プリアンプ 3 1 により増幅する。この出力でモニタ 2 3 の輝度変調を行い、一次電子線と同期する二次元画像を形成する。又は AD 変換器 3 2 によりデジタル信号に変換し、バッファ 3 3 経由で画像記憶部 3 4 又は 3 5 に記憶する。二次電子検出器 2 5 には、半導体検出器又は MCP (Micro-Channel Plate) を用いることができる。画像記憶部 3 4 及び 3 5 で保存された画像は、画像演算器 3 6 に送られ、欠陥判定器 3 7 で欠陥箇所及び種類を判定、保存する。

【 0 0 5 2 】

一次電子線の照射エネルギーを、例えば 3 0 0 e V 以下にする場合、半導体装置表面上の帯電制御は一層困難になる。そこで、対物レンズ 1 6 と半導体装置 1 2 の間に帯電制御電極 1 7 を設置し、電源 2 4 で適切な電位を与えることで、帯電制御電極 1 7 と半導体装置 1 2 の間に適切な電場を生成させ、二次信号 2 2 の半導体装置 1 2 への戻り量を制御することによって、半導体装置 1 2 表面の帯電電位を精密に制御できる。

【 0 0 5 3 】

二次信号検出器 2 5 からの信号を一次電子線の走査信号と同期させ、電子線走査像表示装置で表示し、記憶装置を含むデータ処理装置 2 6 に保存、処理する。得られた画像に基いて、寸法、形状計測を行い、結果を記憶する。

【 0 0 5 4 】

一次電子線 7 の開口角を制御する絞り 8 は、調整つまみ 1 0 によって軸合わせができるようになっている。1 8 は X Y 方向移動機構であり、試料 1 2 を移動さ

せる。18の上に絶縁板20で絶縁された試料ホルダ19が置かれ、これにリターディング電圧13が印加される。試料12をこの試料ホルダ19に載せることで、試料12にもこのリターディング電圧13が印加される。29はブランカーで、これにブランキング電圧30を印加することによって、一次電子線7を偏向し、絞り8に衝突させ、電子線7が試料に到達しないようにする。これにより、観察・照射の時以外、例えば照射条件を設定／算出する間に一次電子線7が試料12に当たらないようにすることができ、電子線の照射密度を精密に制御することが出来る。

【0055】

次に、本実施例による、ポラス型低誘電率材料に対するダメージレス計測方法を、図2に示すフローチャートを参照しながら説明する。

【0056】

データベースから半導体装置に含まれるレジスト又は低誘電率材料の種類を指定し（ステップ42）、ダメージレス測定可能な照射エネルギーを選択する（ステップ43）。選択された照射エネルギーで電子光学系の調整を完了したうち（ステップ44）、回路パターンの光学又は電子線走査像を見て測定場所を特定し、検査に用いる電子線のプローブ電流の大きさを指定し、それぞれの観察の倍率を決める（ステップ45）。この時、必要に応じて、画像を記憶装置に保存する（画像A）。

【0057】

その後、ブランカー29で電子線7を停止し（ステップ46）、同一個所での最大照射回数を見積もり、照射位置と最大照射回数とを記憶装置に保存する（ステップ47）。

【0058】

ここで、見積もった照射回数が、S/Nが充分なSEM像を得るために必要な最少照射回数より少ない場合には、測定不可能なので（ステップ48）、再びステップ45に戻り、測定箇所、プローブ電流及び倍率を再設定し、ステップ44～48を繰り返す。また、測定可能である場合には、ステップ49へ進み、ここで照射エネルギーを変更する必要がある場合は、再びステップ43に戻り、ステップ

4 3 ～ 4 9 を繰り返す。

【 0 0 5 9 】

照射エネルギーを変更する必要がなければ、二次信号の収率を上げるための帯電処理の要否を決める（ステップ 5 0）。帯電処理の必要がなければ、次に、ブランカー 2 9 を O F F にして（ステップ 5 5）、決めた測定個所に所定な倍率で測定し（画像 B）（ステップ 5 6）、その結果を報告する（ステップ 5 7）。

【 0 0 6 0 】

より高い空間分解能で計測するため、高い照射エネルギーの電子線を半導体装置に照射する場合、それに応じて、ダメージを抑制するために電子線 7 の照射密度を装置側で制限を設ける。

【 0 0 6 1 】

また、試料表面を検査する前に帯電させたい場合、必要な照射エネルギーに設定し、帯電処理を行う（ステップ 5 1 ～ 5 3）。

【 0 0 6 2 】

各位置での照射密度を全て積算し、設けられた照射密度の上限を超えないように測定時間を制限する。

【 0 0 6 3 】

画像 B から、寸法や形状を計測する。又は、自動運転の場合には、手動での観察なしで、他のデータベースから検査個所及び条件を読み込んで、直接画像 B の記録を行ってもよい。画像 B から得られた寸法や形状など測定結果は、データベースの情報と比較し、寸法異常や形状不良の判定を行う。

【 0 0 6 4 】

この後、新しい観察個所に移動し、同様な操作を繰り返す。この一連の操作は、プログラムとして記憶させ、一命令としてボタン操作により或はシステム内の 1 つのプログラムとして動作するようになっている。

【 0 0 6 5 】

（実施例 2）

本発明の第 2 の実施例によるダメージレス計測方法を、図 3 に示すフローチャートを参照しながら説明する。本実施例で用いる装置の構成は、実施例 1 と同様

であるので、ここでは説明を省略する。

【0066】

ポーラス型HSQ系低誘電率材料は、電子線照射による材料の収縮量が、一次電子線の照射密度の増加に伴い飽和傾向にある。一次電子線の照射エネルギーが十分低い場合、ポーラス型材料の収縮が定常状態になっても、半導体装置の性能及び歩留りへの影響が無視できれば、検査中一次電子線の照射密度をモニタしなくてもよい。

【0067】

この場合、図3に示すように、測定・検査する前に、ポーラス型材料の種類を選択すること（ステップ58）で、このようなダメージレス照射エネルギー（ステップ59）を提供する。その後、実施例1と同様に、選択されたダメージレス照射エネルギーで電子光学系の調整を行ない（ステップ60）、試料の走査像を見て測定場所をマークし、それぞれの観察の倍率を決める（61）。

【0068】

次に、手動で又は自動的に目標のパターンの寸法、形状を測定し、結果を保存する。実施例1と同じように、測定する前に被測定物表面に帯電させたい場合、帯電処理を実施する（ステップ63～65）。

【0069】

（実施例3）

本発明の第3の実施例によるパターン検査方法において、レジスト又はポーラス型材料を含んでいる半導体装置の回路パターンの計測方法を、図4を用いて説明する。本実施例で用いる装置の構成は、実施例1と同様で、図4の破線で囲まれている部分で表す。図中、71は装置制御系、72は電子銃鏡筒、73はステージを含むウエハチャンバを示す。

【0070】

半導体装置の各工程のパターンデータベースが保存されている別の記憶装置70から計測するパターンの位置情報を含むデータを予め測定装置に読み込む。計測したい位置を得られたデータから選択するだけで、測定装置が直接に選択された位置の電子線走査像を取得し、パターンの寸法や形状を計測する。これによっ

て、電子線の照射領域は、計測したい位置だけに限定することが可能となり、計測によるウェハへのダメージが最小限に抑えることができる。測定の手順は、実施例 1 及び 2 の測定方法（図 2、3）と同様である。又、計測するパターンの位置情報は、他の計測装置から得られたデータを取り込んでもよい。

【0071】

図 5 には、図 1 の装置で本発明の測定方法を用いた場合と、既存の電子線式測定方法を用いた場合について、X L K 膜表面に電子線照射後、試料表面の収縮を A F M (Atomic Force Microscope) による二次元測定結果を示す。

【0072】

両者の照射密度 (17.7 C/cm^2) が同じであるが、測定後、従来の測定方法（照射エネルギー 800 eV ）を用いた場合、図 5 (a) に示すように、試料の表面に約 5 nm の収縮が発生したのに対して、本発明を用いた場合（照射エネルギー 300 、 200 eV ）、それぞれ図 5 (b)、(c) に示すように、試料表面に収縮が殆ど観察されず、電子線検査に伴う回路パターンの寸法変動といったダメージが抑制できた。

【0073】

図 6 には、図 1 の装置で本発明の測定方法を用いた場合と、既存の電子線式検査方法を用いた場合について、低誘電率材料を層間膜として回路パターン（ベアホール）に含むウェハに対する電子線の照射前後における、上記低誘電率材料からなるベアホールの側壁の断面形状を S E M 観察（低照射エネルギーで）した結果を示す。

【0074】

電子線照射前の側壁の形状（図 6 (a)）に対し、既存の検査方法で（照射エネルギー 800 eV ）照射すると、一次電子線又は底からの二次信号が側壁の低誘電率材料に侵入し（図 6 (b)）、収縮が発生した（図 6 (c)）。

【0075】

これに対して、実施例 1 の装置で本発明の測定方法を用いた場合、同じパターンを検査した後、収縮が殆ど観察されなかった（図 6 (d)）。

【0076】

図 7 には、一次電子線各照射エネルギーにおいて、照射密度によるポーラス型 H S Q 膜の収縮量の変化を示す。膜の収縮量は、一次電子線の照射エネルギーに強く依存することと、照射密度の増加に伴い飽和傾向にあることが判る。

【 0 0 7 7 】

既存の電子線式検査方法を用い、1 0 0 0 e V の照射エネルギーでポーラス型 H S Q 膜に照射すると、典型的な照射密度 a で膜の収縮量は b となった。

【 0 0 7 8 】

これに対して、実施例 1 の装置で本発明の測定方法を用いた場合、検査前に予め収縮の許容レベル d を設定したため、検査による膜の収縮量が d を超えない照射密度 c 以下に検査ができた。また、一次電子線の照射エネルギーを 5 0 0 e V 、 3 0 0 e V にすることで、検査による膜の収縮を d 以下に抑えた。

【 0 0 7 9 】

図 8 は、本発明による検査の一例として、レシピ作成中、検査条件を設定する G U I (Graphic User Interface) コマンドレベル機能の仕様画面図を示す。この画面において、部品名とその機能は、次の通りである。

【 0 0 8 0 】

(1) レジスト/低誘電率材料種類選択コンボボックス：検査する半導体装置上電子線が当たるレジスト/低誘電率材料名をコンボボックス項目の中から選ぶ。

【 0 0 8 1 】

(2) 収縮許容レベル選択コンボボックス：半導体装置の仕様に応じて、電子線照射による収縮の最大値をコンボボックス項目の中から選ぶ。

【 0 0 8 2 】

(3) 電子線照射エネルギー選択コンボボックス：検査に用いた一次電子線の照射エネルギーをコンボボックス項目の中から選ぶ。

【 0 0 8 3 】

(4) 観察倍率選択コンボボックス：検査中一次電子線の走査領域（観察倍率）をコンボボックス項目の中から選ぶ。

【 0 0 8 4 】

(5) プローブ電流選択コンボボックス：検査に用いた一次電子線のプローブ電流値をコンボボックス項目の中から選ぶ。

【0085】

(6) 設定ボタン：このボタンを押すと、(1)～(5)の入力が有効となり、右側の照射フレーム数の選択コンボボックスがenable状態になる。

【0086】

(7) 照射フレーム数の選択コンボボックス：(6)で算出した可能な照射フレーム数の中から検査中同一場所への照射回数をコンボボックス項目の中から選ぶ。

【0087】

(8) 決定ボタン：このボタンを押すと(7)の入力内容が有効となる。

【0088】

(9) レシピ作成ボタン：このボタンを押すと、検査用レシピの作成画面が生成表示される。

【0089】

(10) クリアボタン：このボタンを押すと、(1)～(5)の入力データがクリアされ、再入力が可能になる。

【0090】

(11) キャンセルボタン：このボタンを押すと、(8)の決定ボタンを先に押しても(7)で入力したデータが無効となり、再選択が可能になる。

【0091】

(12) 決定ボタン：このボタンを押すと、領域A、Bで設定した内容が有効となり、レシピ作成の次のステップに入る。

【0092】

(13) キャンセルボタン：このボタンを押すと、領域A、Bで入力したデータが全て無効となり、最初から条件入力が可能になる。

【0093】

アクション/処理と処理の内容は、次の通りである。

【0094】

1) レシピ作成の画面の構築 ((9))

処理内容: (a) 画面を生成する。(b) 条件入力画面の A 領域が enable にする。

【 0 0 9 5 】

2) 検査条件の入力 ((1) ~ (6))

処理内容: (a) 半導体装置上レジスト又は低誘電率材料の種類、電子線照射による材料の収縮の許容レベル、検査の時一次電子線の照射エネルギー、走査の倍率、プローブ電流の大きさを選択する。(b) 予め装置に収納された電子線の照射条件と被検査材料の収縮量との相関データを読み出し、検査に同一場所に照射可能なフレーム数を計算し、記憶装置に保存する。(c) 領域 A を disable にし、領域 B を enable にする。

【 0 0 9 6 】

3) 検査中回路パターン上同一個所に照射フレーム数の入力 ((7) ~ (8) 、 1 2)

処理内容: (a) 2 で算出した検査に使用可能な照射フレーム数を入力する。(b) 条件入力画面を隠し、検査に必要な次の設定画面を生成表示する。

【 0 0 9 7 】

以上、詳述したように、本発明によれば、A r F レジスト材料、多孔質を有するシロキ酸 (H S Q) 系低誘電率材料等のポーラス型低誘電率材料が含まれている半導体装置上のパターンなど、これまで測定不可能であった被測定物に対して、ダメージレス又はダメージを抑制できる寸法や形状の計測、欠陥の検査、レビューといった測定が可能となり、測定自体による半導体装置へのダメージを最小限に抑えられ、半導体装置に対するより真実に近い情報を得ることができ、低加速電圧の電子線を用いた高精度、高信頼度な測定を創出することができる。

【 0 0 9 8 】

【発明の効果】

本発明は、被測定パターンにレジストやポーラス型低誘電率材料が含まれている半導体装置等に対して、前記材料の種類に応じて収縮等を含むダメージを抑制し得る検査方法及び装置を実現する。

【図面の簡単な説明】

【図 1】

本発明の実施例に用いられるリターディング方式の走査型電子線測定装置を示す概略図。

【図 2】

本発明の第 1 の実施例を説明するフローチャート図。

【図 3】

本発明の第 2 の実施例を説明するフローチャート図。

【図 4】

本発明の第 3 の実施例を説明するブロック図。

【図 5】

本発明の検査方法と既存の検査方法とを用いた場合における、ポーラス型低誘電率材料の膜の収縮量の測定結果を示す図。

【図 6】

本発明の検査方法と既存の検査方法とを用いた場合における、電子線照射によるポーラス型低誘電率材料の収縮量を比較する図。

【図 7】

本発明の検査方法と既存の検査方法とを用いた場合における、膜の収縮量の変化を示す比較図。

【図 8】

レシピ作成における G U I コマンドレベル機能の仕様画面の一例を説明する図。

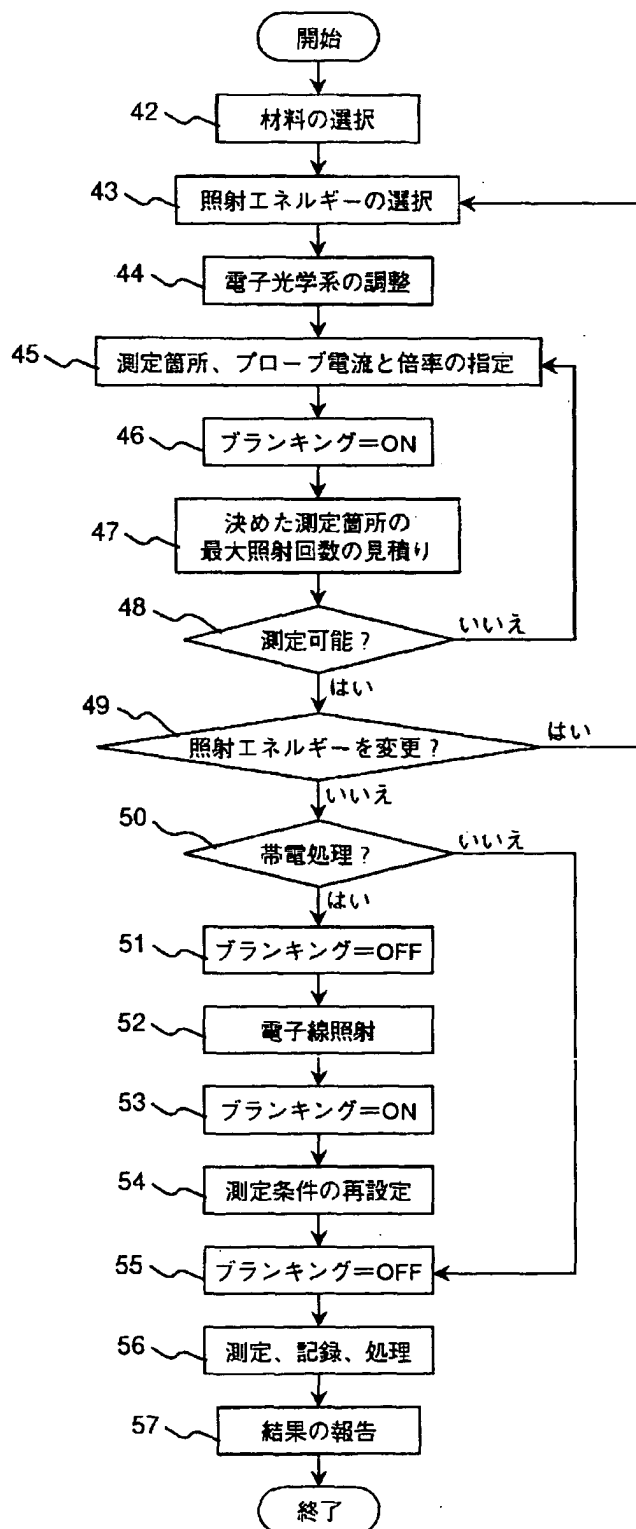
【符号の説明】

1 …電界放出陰極、2 …引出電極、3 …引出電圧、4 …放出電子、5 …陽極、6 …電子銃加速電圧、7 …一次電子線、8 …絞り、9 …後段加速円筒、10 …調整つまみ、11 …E×B 偏向器、12 …試料、13 …リターディング電圧発生器、14 …コンデンサレンズ、15 …走査偏向器、16 …対物レンズ、17 …帯電制御電極、18 …XY 移動機構、19 …ホルダ、20 …絶縁板、21 …後段加速電圧、22 …二次信号、23 …モニタ、24 …帯電制御電圧、25 …二次電子検

出器、26…画像保存・処理ユニット、27…反射板、28…二次電子、29…ブランカー、30…ブランキング電圧、31…プリアンプ、32…AD変換器、33…バッファ、34…画像記憶部a、35…画像記憶部b、36…画像演算器、37…欠陥判定器、38…装置制御部、39…電子銃及びステージ制御部、40…走査信号発生器、41…照射演算・制御器、70…半導体装置の各工程のパターンデータベースを保存する記憶装置。

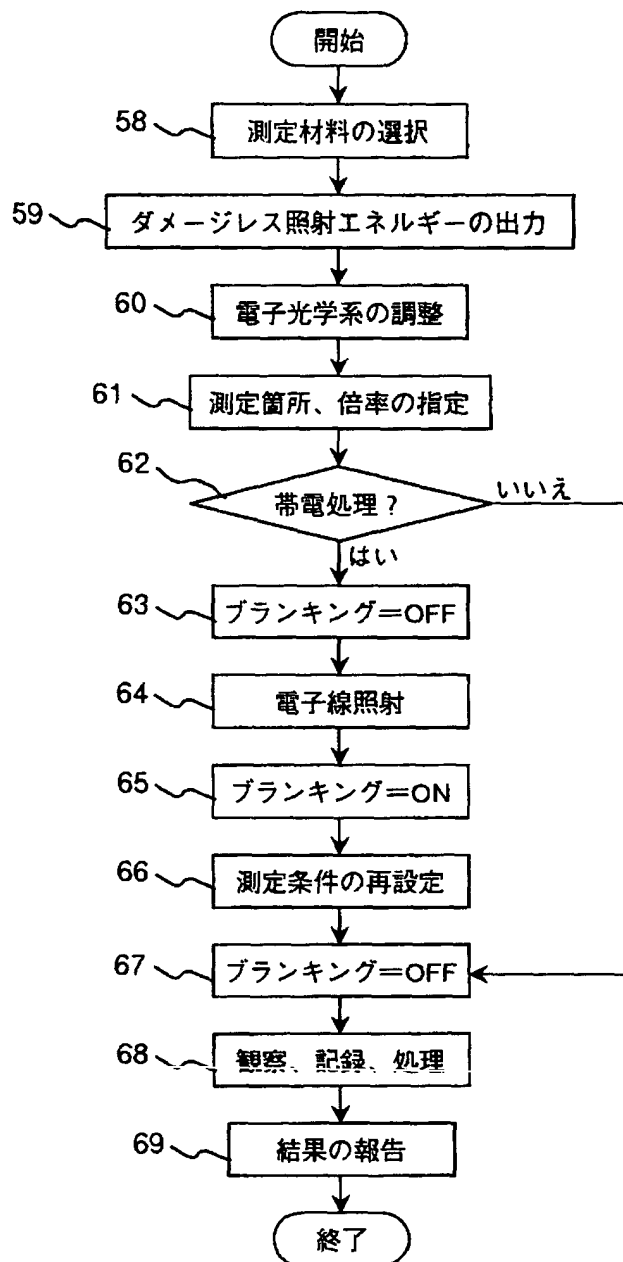
【図 2】

図 2



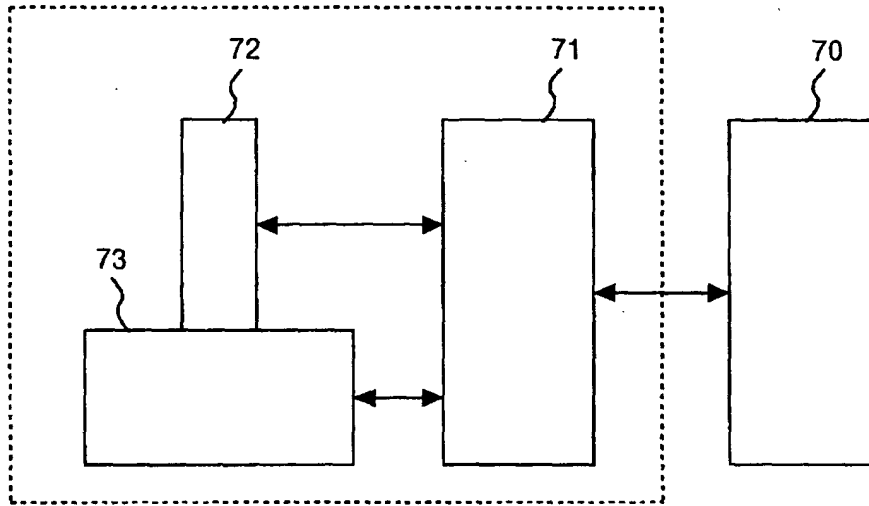
【図 3】

図 3



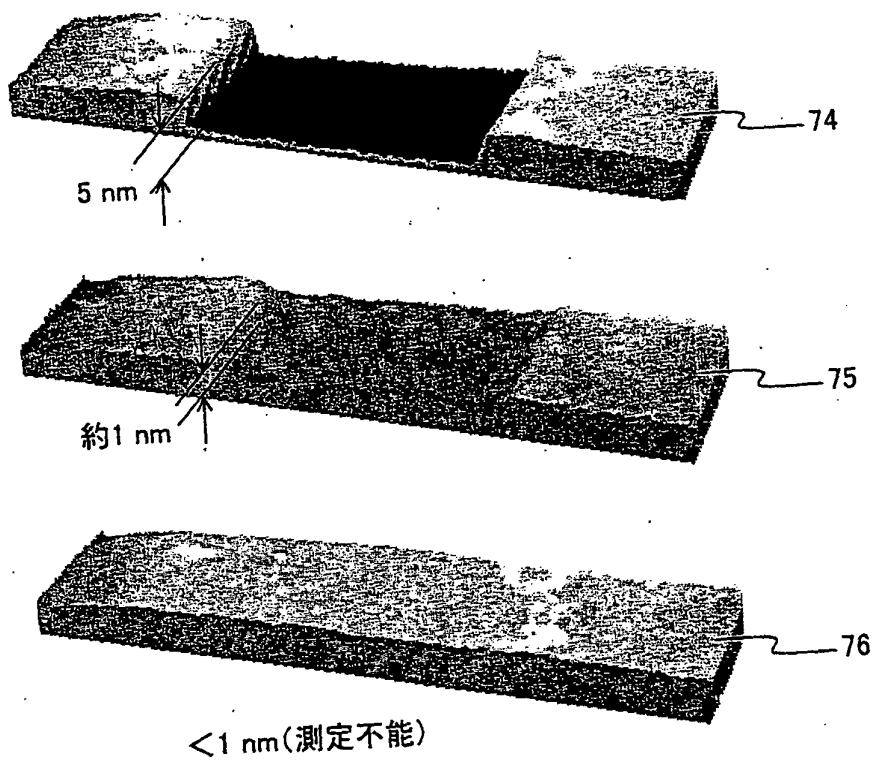
【図4】

図 4



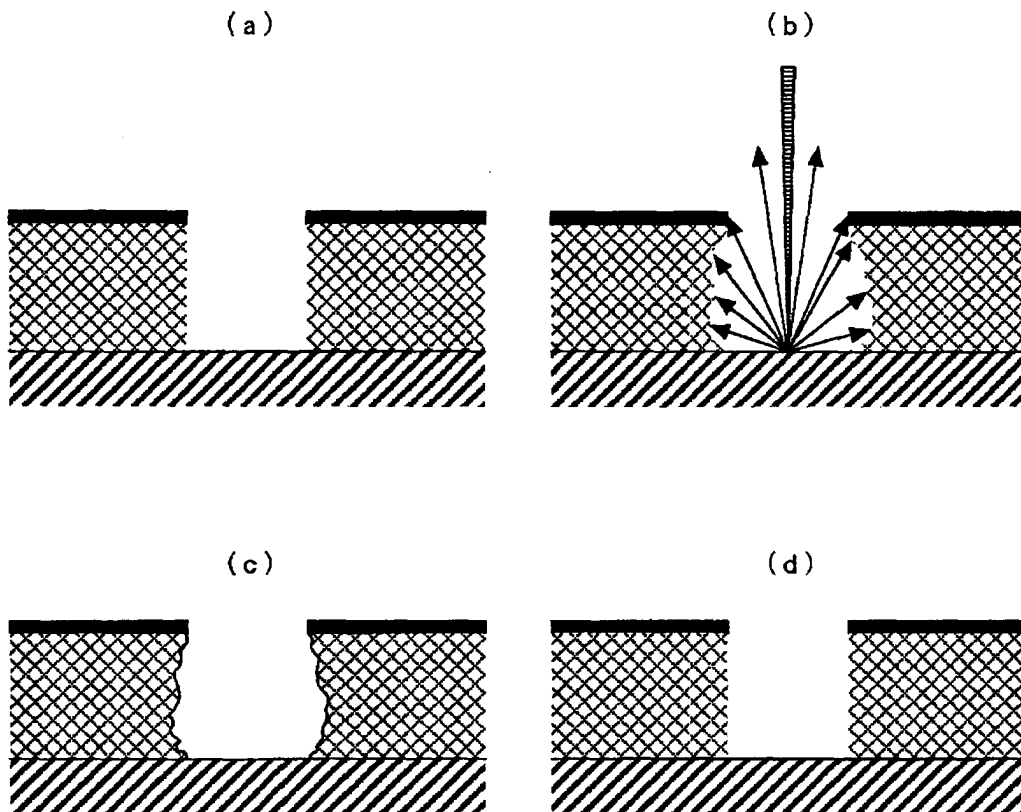
【図5】

図5



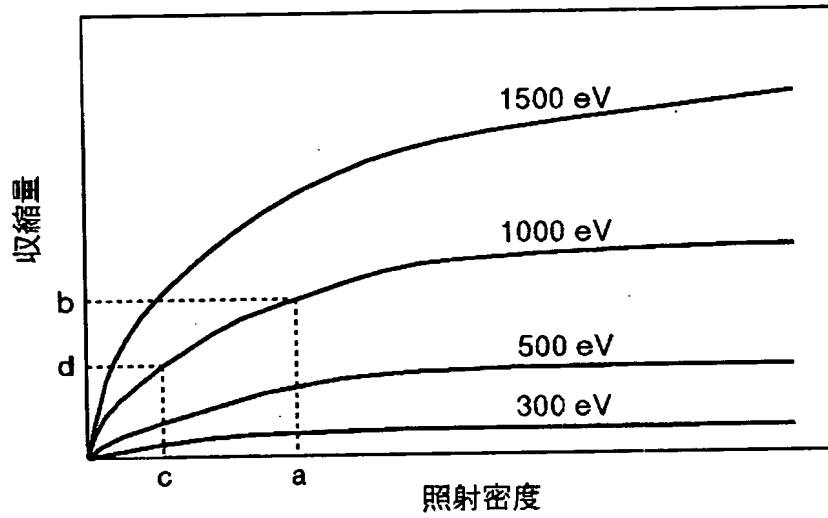
【図 6】

図 6



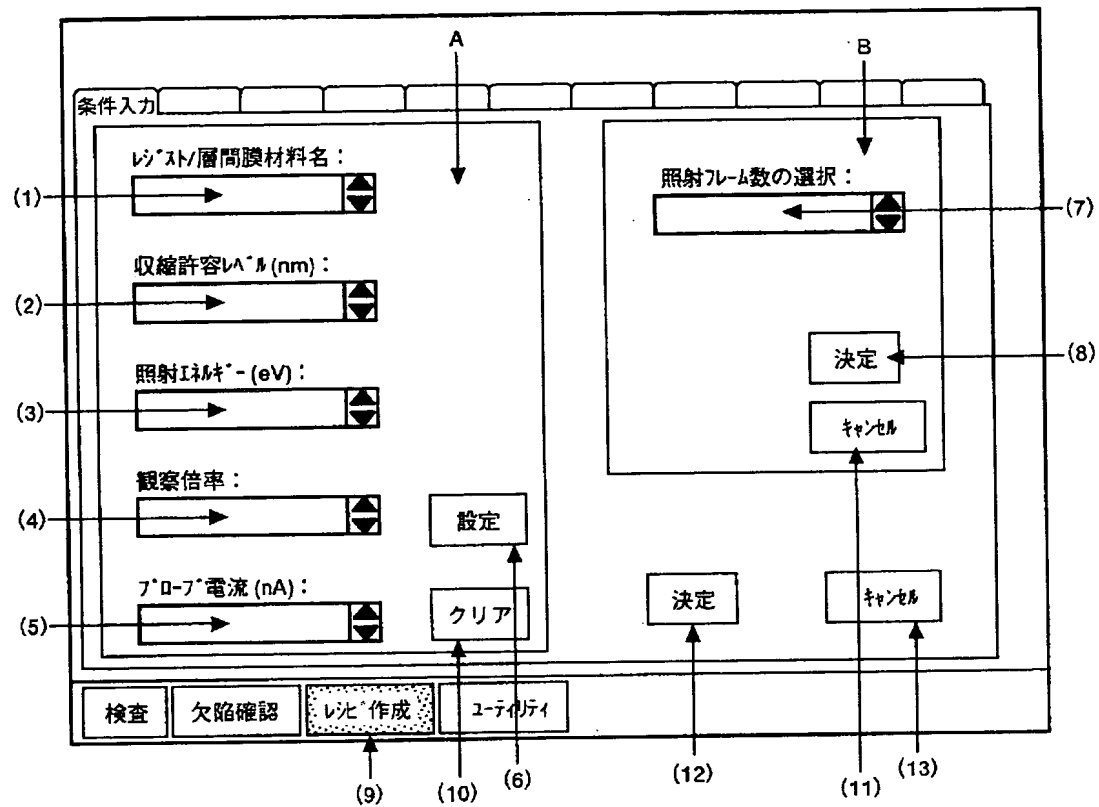
【図 7】

図 7



【図 8】

図 8



【書類名】 要約書

【要約】

【課題】

電子線を用い、ウェハ上の微細回路パターンを検査する技術において、被測定パターンにレジストやポーラス型低誘電率材料など電子線照射に収縮、変質といったダメージを受けやすい材料が含まれている場合、材料の種類に応じて収縮を含むダメージを抑制できるパターン検査技術を提供する。

【解決手段】

半導体装置等の試料（１２）に対して一次電子線（７）で走査し、半導体装置から発生した二次電子又は反射電子或はその両者の信号を検出し、検出された信号（２８）を画像化して半導体装置の回路パターンから不良個所を検出する方法及び装置において、検査中回路パターンの材料、検査条件に応じて、電子線の照射密度（単位面積あたりのドーズ量）をモニタ、制限し、電子線照射による材料の収縮・変質を許容範囲以下に抑制する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地

氏 名 株式会社日立製作所

出 願 人 履 歴 情 報

識別番号 [501387839]

1. 変更年月日 2001年10月 3日
[変更理由] 新規登録
住 所 東京都港区西新橋一丁目24番14号
氏 名 株式会社日立ハイテクノロジーズ